



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10126749 A**(43) Date of publication of application: **15.05.98**

(51) Int. Cl.

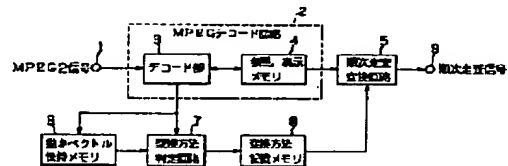
H04N 7/01
H04N 7/32
(21) Application number: **08271088**(71) Applicant: **TOSHIBA CORP**(22) Date of filing: **14.10.96**(72) Inventor: **FUKUSHIMA MICHIIRO**(54) **SEQUENTIAL SCANNING CONVERSION DEVICE** interpolations and reduces the size of a circuit.

(57) Abstract:

COPYRIGHT: (C)1998,JPO

PROBLEM TO BE SOLVED: To provide a sequential scanning conversion device which reduces the size of a circuit.

SOLUTION: Decoded data from a decoding part 3 is stored in reference and display memory 4. The part 3 outputs information such as data structure, a motion vector, etc., of an MPEG2 signal to a conversion method determining circuit 7. The circuit 7 decides whether a decoding macro block is data in a still area or data in an active area based on inputted information. The determined result is written in conversion method storage memory 8 and given to a sequential scanning conversion circuit 5 at the timing of sequential scanning conversion. The circuit 5 performs inter-field interpolation of image data from the memory 4 and converts it into a sequential scanning signal when a quiescent area is shown, and it performs intra-field interpolation of image data and converts it to a sequential scanning signal when an active area is shown. This enables the switching of inter/intra-field



THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J.P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-126749

(43) 公開日 平成10年(1998) 5月15日

(51) Int.Cl.⁵

識別記号

F I

H 0 4 N 7/01
7/32H 0 4 N 7/01
7/137G
Z

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21) 出願番号 特願平8-271088

(22) 出願日 平成 8 年(1996)10月14日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 福島 道弘

神奈川県横浜市磯子区新杉田町 8 番地 株
式会社東芝マルチメディア技術研究所内

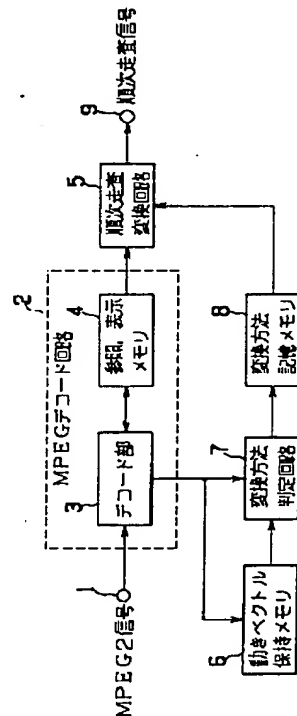
(74) 代理人 弁理士 伊藤 進

(54) 【発明の名称】 順次走査変換装置

(57) 【要約】

【課題】 回路規模を低減する。

【解決手段】 デコード部 3 からの復号データは参照、表示メモリ 4 に記憶される。デコード部 3 は M P E G 2 信号のデータ構造及び動きベクトル等の情報を変換方法判定回路 7 に出力する。変換方法判定回路 7 は、入力された情報に基づいて、復号マクロブロックが静止領域のデータであるか又は動領域のデータであるかを判定する。この判定結果は変換方法記憶メモリ 8 に書き込まれ、順次走査変換のタイミングで順次走査変換回路 5 に与えられる。順次走査変換回路 5 は、静止領域が示された場合には、参照、表示メモリ 4 からの画像データをフィールド間補間して順次走査信号に変換し、動領域であることが示された場合には、フィールド内補間して順次走査信号に変換する。これにより、動き検出回路を設けることなく、フィールド間／内補間の切換えを可能にして、回路規模を低減する。



THIS PAGE BLANK (USPTO)

【特許請求の範囲】

【請求項1】 現画像と所定の参照画像とを用いた動き補償予測符号化によって符号化された符号化信号が入力され、前記符号化信号を復号化して画像信号を復元すると共に、前記符号化信号に関する情報を得る復号化手段と、この復号化手段によって復元されたインターレース構造の画像信号を記憶する記憶手段と、前記記憶手段に記憶された前記画像信号を順次走査変換して出力する順次走査変換手段と、前記符号化信号に関する情報に基づいて前記順次走査変換手段における順次走査変換方法を決定して判定結果として出力する変換方法判定手段と、前記判定結果を保持して前記順次走査変換手段に与える変換方法記憶手段とを具備したことを特徴とする順次走査変換装置。

【請求項2】 前記変換方法判定手段は、前記画像信号が静止領域の信号である場合には前記順次走査変換方法としてフィールド間補間を指定し、前記画像信号が動領域の信号である場合には前記順次走査変換方法としてフ

ィールド内補間を指定することを特徴とする請求項1に記載の順次走査変換装置。

【請求項3】 前記符号化信号はフィールド構造の状態で符号化されたものであって、前記変換方法判定手段は、1フィールド前の前記符号化信号に関する情報を保持する保持手段を有し、前フィールド及び現フィールドの動きベクトルに基づいて前記動き補償予測符号化においてフレーム予測と同等の予測方法が採用されているか否かを判断して前記順次走査変換方法を決定することを特徴とする請求項1に記載の順次走査変換装置。

【請求項4】 前記変換方法判定手段は、前記符号化信号に関する情報に基づいて、前記符号化信号がプログレッシブ構造を有する場合又は前記動き補償予測符号化においてフレーム予測又はフレーム予測と同等な予測方法が採用されており且つ動きがないと判定した場合には前記順次走査変換手段にフィールド間補間を指示し、その他の場合にはフィールド内補間を指示することを特徴とする請求項1に記載の順次走査変換装置。

【請求項5】 前記変換方法判定手段は、参照画像についてはこの参照画像を参照して復号した復号画像と同一の順次走査変換方法を前記順次走査変換手段に指示することを特徴とする請求項1に記載の順次走査変換装置。

【請求項6】 前記符号化信号はフィールド構造の状態で符号化されたものであって、前記変換方法判定手段は、復号画像の1フィールド前の画像については前記復号画像と同一の順次走査変換方法を前記順次走査変換手段に指示することを特徴とする請求項1に記載の順次走査変換装置。

【請求項7】 前記変換方法判定手段は、現画像と動き

補償した参照画像との差分に基づいて前記順次走査変換手段における順次走査変換方法を決定することを特徴とする請求項1に記載の順次走査変換装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、MPEGデコーダ等に好適な順次走査変換装置に関する。

【0002】

【従来の技術】 近年、画像のデジタル処理が普及してきている。画像データを圧縮符号化する方法としては、MPEG (Moving Picture Experts Group) 等の高能率符号化が採用される。高能率符号化技術は、デジタル伝送及び記録等の効率を向上させるために、少ないビットレートで画像データを符号化するものである。

【0003】 ところで、現行NTSC方式のテレビジョン放送においては、インターレース走査方式が採用されている。インターレース走査は、1画面をトップ (top) フィールドとボトム (bottom) フィールドとに分割して伝送することにより、帯域幅を節約して高効率の伝送を可能にしたものである。しかし、テレビジョン受像機の高輝度化及び大画面化によって、ラインフリッカ及びラインクロールが目立つので、画像メモリを使用して補間を行うことにより、インターレース信号をプログレッシブ信号に変換する順次走査変換装置が採用されることがある。

【0004】 1/30秒間隔で1画面の全画像がサンプリングされるプログレッシブ構造の画像データがMPEGエンコーダの入力ソースであって、MPEGエンコーダからの符号化データを復号化するMPEGデコーダの出力もプログレッシブ構造を有するモードである場合には、走査線変換の必要はない。しかし、MPEG2規格はインターレース画像に対応しており、エンコーダの入力ソースがプログレッシブ構造である場合でもデコーダからインターレース信号が出力されることがあり、また、MPEGエンコーダの入力ソースが1画面の画像をトップ、ボトムフィールドに分けて1/60秒の間隔でフィールド毎にサンプリングされるインターレース構造の画像データである場合には、MPEGデコーダの出力もインターレース画像であり、これらの場合には走査線変換の必要がある。

【0005】 デコーダから出力されるインターレース信号をプログレッシブ信号に変換するために、フレームメモリを用いた動き検出方法がある。

【0006】 従来の順次走査変換装置例では、画像の動きに応じて補間方法をフィールド内補間とフィールド間補間とで切替える。フィールド内補間は同一フィールド内の上下の走査線から補間信号を得るものであり、フィールド間補間は、前フィールドの走査線から補間信号を得るものである。

【0007】 動き検出においては、フレームメモリを用

いて連続した2フレーム相互間の差信号を動き成分として検出し、更に、低域フィルタによって輝度成分を抽出する。この輝度低域成分のフレーム間差信号を動き成分として用いる。

【0008】この動き検出によって、静止画であると判断された場合にはフィールド間補間によってプログレッシブ信号を得る。これにより、前フィールドの走査線と現フィールドの走査線とを用いた補間が可能であり、十分な垂直解像度を得ることができる。また、動き検出によって動画であると判断された場合には、フィールド内補間によってプログレッシブ信号を得る。動画では前後のフィールドの画像はずれているが、同一フィールドの走査線を用いることにより、画像劣化を生じることなくプログレッシブ信号を得ることができる。

【0009】このように、画像の動きに基づいて補間方法を適応的に切替えるために、フレームメモリ及び動き検出回路が必要であり、回路規模が大きいという問題があった。

【0010】

【発明が解決しようとする課題】このように、上述した従来の順次走査変換装置においては、フレームメモリ及び動き検出回路が必要であり、回路規模が大きいという問題点があった。

【0011】本発明はかかる問題点に鑑みてなされたものであって、回路規模を低減することができる順次走査変換装置を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明に係る順次走査変換装置は、現画像と所定の参照画像とを用いた動き補償予測符号化によって符号化された符号化信号が入力され、前記符号化信号を復号化して画像信号を復元すると共に、前記符号化信号に関する情報を得る復号化手段と、この復号化手段によって復元されたインターレース構造の画像信号を記憶する記憶手段と、前記記憶手段に記憶された前記画像信号を順次走査変換して出力する順次走査変換手段と、前記符号化信号に関する情報に基づいて前記順次走査変換手段における順次走査変換方法を決定して判定結果として出力する変換方法判定手段と、前記判定結果を保持して前記順次走査変換手段に与える変換方法記憶手段とを具備したことを特徴とするものである。

【0013】本発明において、符号化信号は復号化手段によって復号化され、画像信号が復元される。記憶手段は、復元されたインターレース構造の画像信号を記憶する。復号化手段からは符号化信号に関する情報も得られ、変換方法判定手段に供給される。変換方法判定手段は、符号化信号に関する情報に基づいて、順次走査変換手段における順次走査変換方法を決定して、判定結果として変換方法記憶手段に記憶させる。変換方法記憶手段に記憶された判定結果は順次走査変換手段に与えられ、

順次走査変換手段は指定された順次走査変換方法で記憶手段に記憶された画像信号を順次走査信号に変換して出力する。

【0014】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態について詳細に説明する。図1は本発明に係る順次走査変換装置の一実施の形態を示すブロック図である。

【0015】本実施の形態は送信側のMPEGエンコーダによって符号化された映像信号（以下、MPEG2信号という）に含まれている画像構造及び動きベクトル等の情報を利用して順次走査変換における補間方法を適応的に切替えることにより、動きベクトル検出回路等の回路を省略可能にしたものである。

【0016】入力端子1には図示しない送信側のMPEGエンコーダによって符号化されたMPEG2信号が入力される。送信側のMPEGエンコーダでは、画面内で圧縮を行うフレーム内圧縮の外に、画像間の相関を利用して圧縮を行うフレーム間圧縮を採用している。フレーム内圧縮時には、映像信号は例えば8×8画素のブロック（DCTブロック）単位でDCT（離散コサイン変換）処理されて、空間座標成分が周波数成分に変換される。DCT変換係数は量子化処理されて、符号量が低減される。更に、量子化出力は可変長符号化されることにより、符号量が一層低減される。

【0017】また、MPEGエンコーダにおけるフレーム間圧縮では、現フレームの画像と前後のフレームの参照画像との差分が予測誤差として求められ、この予測誤差についてDCT処理、量子化処理及び可変長符号化処理が行われる。これにより、符号量を著しく低減することができる。しかし、画像の動きが大きい場合には、単に前後の画像との差分を求めただけでは予測誤差が大きくなって符号量が増大してしまうことがある。そこで、参照画像と現フレームの画像との動きベクトルを検出し、動きベクトルに基づいて参照画像を動き補償して現フレームの画像との差分を求めることにより、予測誤差を小さくして符号量を削減するようになっている。

【0018】このように、MPEGエンコーダでは、DCT処理によって1フレームの画像データを符号化したフレーム内符号化フレーム（以下、Iピクチャという）と、フレーム間符号化フレーム（以下、Pピクチャという）又はIピクチャを用いた予測符号化によって画像データを符号化したPピクチャと、フレーム内、前方、後方及び両方向予測適応切替フレーム（以下Bピクチャという）とによって符号化フレームを構成する。

【0019】なお、MPEGエンコーダにおいて処理する輝度信号と色差信号とはサンプリングクロックが相違する。例えば、色差信号のサンプリングクロックが輝度信号のサンプリングクロックの1/4の周波数であるものとすると、輝度ブロックと色差ブロックの大きさの比

は1:4となる。この場合には、輝度4ブロックと色差各1ブロックずつとの6DCTブロックによってマクロブロックを構成して符号化の単位とする。動きベクトルの検出もマクロブロック単位で行われる。

【0020】ところで、MPEGエンコーダにおいては、入力画像がプログレッシブ画像である場合には、フレーム構造による符号化が行われる。また、入力画像がインターレース画像である場合には、インターレース画像のトップ及びボトムフィールドの画像をそのまま符号化するフィールド構造による符号化を行うだけでなく、

フィールド画像のトップ及びボトムフィールドからフレーム画像を作成して、フレーム構造の状態で符号化を行うことがある。MPEG2エンコーダは、これらのフレーム構造の状態で符号化とフィールド構造の状態で符号化とをフレーム単位で選択するようになっている。

【0021】フィールド構造による符号化では、フィールドピクチャ単位で動き補償予測及びDCT符号化が行われる。これに対して、フレーム構造による符号化ではフレームピクチャ単位で符号化が行われるが、動き補償予測としては、参照画像としてフレーム画像を用いるフレーム予測と、参照画像としてトップフィールド画像及びボトムフィールド画像のいずれか一方を用いるフィールド予測とが採用される。

【0022】即ち、フレーム予測においては、トップ及びボトムフィールドが合成された入力フレームの各画素データとトップ及びボトムフィールドが合成された参照フレームとの間で動きが検出され、1つの動きベクトルが求められる。これに対し、フィールド予測においては、入力フレームのトップフィールドの各画素と参照フレームのトップ又はボトムフィールドの各画素との間で動きが求められて、トップフィールドについての1つの動きベクトルが求められると共に、入力フレームのボトムフィールドの各画素と参照フレームのトップ又はボトムフィールドの各画素との間で動きが求められて、ボトムフィールドについての1つの動きベクトルが求められる。即ち、フィールド予測においては、トップ及びボトムフィールド用の2つの動きベクトルが求められる。

【0023】図1において、MPEG2信号はMPEGデコード回路2のデコード部3に供給される。デコード部3は入力された映像信号を復号化し、復元した画像データを参照、表示メモリ4に供給するようになっている。

【0024】図2は図1中のMPEGデコード回路2の具体的な構成を示すブロック図である。

【0025】デコード部3は可変長復号化回路13、逆量子化回路14、逆DCT回路15、加算器16及び動き補償予測回路17によって構成されている。可変長復号化回路13は入力されたMPEG2信号を可変長復号化して、可変長符号化前のデータに戻す。この可変長復号化処理によって、量子化出力が得られると共に、符号化時の画像構

造、動きベクトル及び予測モード等の符号化時の情報が得られる。なお、画像構造の情報は、MPEGエンコーダの入力ソースがプログレッシブ画像であったかインターレース画像であったかの情報、フレーム構造の状態又はフィールド構造の状態のいずれの状態でも符号化が行われたかの情報及びフレーム予測又はフィールド予測のいずれの予測方法が用いられたかの情報等を含む。可変長復号化回路13からの情報は、変換方法判定回路7及び動きベクトル保持メモリ6に供給される。また、動きベクトル及び予測モードの情報は動き補償予測回路17にも供給される。

【0026】逆量子化回路14は可変長復号化回路13から量子化出力が与えられ、量子化出力を逆量子化処理することによって量子化前のデータに戻して逆DCT回路15に出力する。逆DCT回路15は入力された逆量子化出力を逆DCT処理して元の空間座標成分である画素データに戻して加算器16に出力する。

【0027】MPEG2信号がIピクチャに基づくものである場合には、逆DCT回路15の出力はIピクチャの復元画像データである。この場合には、加算器16は入力された復元画像データをそのまま出力するようになっている。加算器16の出力は参照、表示メモリ4を介して動き補償予測回路17に供給される。参照、表示メモリ4は、復元画像データを保持して表示順に出力端子12に出力するための表示用のメモリとして機能すると共に、復元画像データを参照画像として保持する参照メモリとしても機能する。

【0028】参照、表示メモリ4の出力は動き補償予測回路17に供給される。動き補償予測回路17は、予測モードに基づいて、参照、表示メモリ4に格納されている参照画像データを動きベクトルを用いて動き補償して、動き補償した参照画像データを加算器16に出力するようになっている。

【0029】MPEG2信号がフレーム間符号化されたものである場合には、このMPEG2信号に基づく逆DCT回路15の出力は予測誤差である。加算器16は逆DCT回路15からの予測誤差に動き補償予測回路17からの動き補償された参照画像データを加算して元の画像データを復元して参照、表示メモリ4に出力するようになっている。参照、表示メモリ4からの画像データは出力端子12を介して順次走査変換回路5に供給される。なお、これらの復号化処理はマクロブロック単位で行われるようになっている。

【0030】図1において、参照、表示メモリ4からの復元画像データは順次走査変換回路5に供給される。順次走査変換回路5は、同一フィールド内の上下の画素値の平均値を用いて補間を行うフィールド内補間又は他のフィールドの画素値を用いて補間を行うフィールド間補間によって、インターレース構造の画像信号をプログレッシブ信号に変換して出力する。順次走査変換回路5

は、後述する変換方法記憶メモリ8の出力に基づいて補間方法を切替えるようになっている。

【0031】即ち、順次走査変換回路5は、入力された表示フィールドのブロックデータが変換方法記憶メモリ8に格納されたデータによって静止領域である場合には、前フィールドの画素値を用いて補間を行う。また、順次走査変換回路5は、入力された表示フィールドのブロックデータが変換方法記憶メモリ8に格納されたデータによって動領域と判断された場合には、表示フィールド内の上下の画素値を用いて補間を行う。なお、順次走査変換回路5は、垂直方向の解像度を向上させるために、フィールド内補間をおこなう場合でも、前フィールドの画素値を利用したフィルタリング処理によって補間を行ってもよい。

【0032】デコード部3からの画像構造、動きベクトル及び予測モード等の符号化時の情報は変換方法判定回路7及び動きベクトル保持メモリ6に供給される。デコードする画像がフィールド構造の状態で符号化されたものである場合には、上述したように、順次走査変換回路5は、前フィールドの対応する領域が静止領域であるか否かによって、補間方法を決定する。従って、フィールド構造の状態で符号化が行われている場合には、前フィールドの対応する領域の情報を保持する必要がある。動きベクトル保持メモリ6は、補間に用いる1フィールド前の領域が静止しているか否かを判定するために、デコード部3からの対応するマクロブロックの動きベクトルを1フィールド期間保持して変換方法判定回路7に出力するようになっている。

【0033】また、デコード部3は、逆DCT回路15の出力に基づいて、動き補償予測による予測誤差の絶対値和又は自乗和についての情報も変換方法判定回路7に供給するようになっている。変換方法判定回路7は、画像データをデコードする際に得られる画像構造、参照フィールド及び動きベクトル等の情報等がデコード部3から供給され、これらの情報に基づいて、補間するマクロブロックが静止領域であるか動領域であるかを判定するようになっている。

【0034】図3乃至図6は変換方法判定回路7の判定方法を説明するための説明図である。図3乃至図6において、垂直方向は画面の垂直方向に対応し、水平方向はフィールド単位の時間を示しており、○印は各フィールドの垂直方向の画素を示している。なお、図3乃至図6では、図面の簡略化のために水平方向については示していないが、水平方向の動きはないものとして説明する。

【0035】変換方法判定回路7は、入力された情報によって、MPEG2信号がプログレッシブ画像をフレーム構造の状態で符号化したものであるか否かを検出する。この場合には、MPEGデコード回路2から出力される画像信号のトップ及びボトムフィールドは元のプログレッシブ画像に対応しており、トップ又はボトムフィ

ールドのうちの表示フィールドを他方のフィールドの画素値によって補間することにより、元のプログレッシブ画像を得ることができる。従って、この場合には、変換方法判定回路7は、無条件に、フィールド間補間を指定するための情報、例えば、“1”を変換方法記憶メモリ8に記憶させるようになっている。なお、変換方法判定回路7は、フィールド内補間を指定するための情報としては、例えば“0”を変換方法記憶メモリ8に記憶させるようになっている。また、変換方法記憶メモリ8の初期値は“0”であるものとする。

【0036】また、本実施の形態においては、変換方法判定回路7は、復号マクロブロックが静止領域のマクロブロックであるか動領域のマクロブロックであるかを判定し、静止領域であるものと判定した場合には、フィールド間補間を示す“1”を出力し、動領域であるものと判定した場合には、フィールド内補間を示す“0”を出力するようになっている。

【0037】例えば、変換方法判定回路7は、MPEG2信号がフレーム構造の状態でフレーム予測を採用して符号化が行われたものである場合には、復号化されるマクロブロックの動きベクトルが0であるか否かを判断することによって、マクロブロックが静止領域であるか動領域であるかを判定する。図3の矢印は、画素値が同一の画素の動きを示しており、図の水平方向の矢印によって画面垂直方向には動きがないことが示される。即ち、図3はフレーム構造、フレーム予測の符号化において、動きベクトルが0である状態を示している。

【0038】図3に示すように、マクロブロックの動きベクトルが0であれば、復号したマクロブロックと参照画像のマクロブロックについて、復号画像のトップフィールドと参照画像のトップフィールドとは一致し、復号画像のボトムフィールドと参照画像のボトムフィールドとは一致する。即ち、復号画像のトップ及びボトムフィールドは参照画像のトップ及びボトムフィールドに対して静止している。この場合には、変換方法判定回路7は、各フレームのトップフィールドとボトムフィールドとの間には動きがなく復号マクロブロックは静止領域(図3の破線で囲った領域)のマクロブロックであるものと判断する。変換方法判定回路7は、静止領域と判断した場合には、“1”を変換方法記憶メモリ8に出力し、動領域と判断した場合には“0”を変換方法記憶メモリ8に出力する。

【0039】なお、動きベクトルが0であっても、実際には絵柄が動いていることがある。そこで、変換方法判定回路7は、上述した条件の他に、マクロブロックの予測誤差の絶対値和又は自乗和が所定値よりも小さいときにのみ静止領域と判断するという条件を付加してもよい。

【0040】また、変換方法判定回路7は、フレーム構造の状態でフレーム予測を採用して符号化された状態と

10

20

30

40

50

同様の状態によってMPEG 2信号が作成されている場合には、動きベクトルが0であることによって、静止領域と判断してもよいことは明らかである。例えば、フレーム構造の状態フィールド予測を採用して符号化が行われた場合であっても、復号画像のトップ及びボトムフィールドが夫々参照画像のトップ及びボトムフィールドを用いて予測符号化したものであり、且つ、トップ及びボトムフィールドの動きベクトルがいずれも0である場合には、静止領域と判断してもよい。

【0041】図4はこの場合の状態を示している。変換方法判定回路7は、図4の破線で囲った領域を静止領域と判断する。この場合においても、変換方法判定回路7は、現フィールドのマクロブロック及び前フィールドの対応するマクロブロックの予測誤差の絶対値和又は自乗和が所定値よりも小さいときにのみ静止領域と判断するという条件を付加してもよいことは明らかである。

【0042】また、同様に、変換方法判定回路7は、MPEG 2信号がフィールド構造の状態フィールド予測を採用して符号化されたものである場合において、前フィールドの動きベクトルと現フィールドの動きベクトルがいずれも0で、参照フィールドと予測フィールドとが一致している領域を静止領域であると判定する。図5はこの場合の状態を示しており、破線で囲った部分が静止領域である。

【0043】ところで、輝度信号と色差信号とは別々に処理するので、マクロブロックを4輝度ブロックと2つの色差ブロックの計6DCTブロックによって構成した場合には、1マクロブロックは16×16画素で構成される。フィールド構造における垂直方向の16画素分の大きさは、フレーム構造における垂直方向の32画素分の大きさに対応する。そこで、フィールド構造状態での符号化においては、動き予測を垂直方向にはマクロブロックの1/2の領域で行う予測方法（以下、16×8フィールド予測という）を採用することがある。

【0044】この場合には、垂直方向上下の2つの領域毎に動きベクトルが求められるので、変換方法判定回路7は、各領域毎に一方の動きベクトルのみについて判断すればよい。図6はこの場合の例を示している。図6の例では、上半分の領域については、破線で囲った部分に示すように、前フィールドの動きベクトルと現フィールドの動きベクトルがいずれも0で、参照フィールドと予測フィールドとが一致している領域を有する。下半分の領域の動きベクトルは0ではないが、変換方法判定回路7は、図6の破線で囲った領域を静止領域と判定する。

【0045】ところで、動きベクトルを用いた判定は、P、Bピクチャについては適用することができるが、Iピクチャには適用することができない。そこで、フレーム内圧縮されたマクロブロックについては、このマクロブロックを参照画像とする復号画像のマクロブロックが静止領域であるか否かによって静止領域か否かの判断を

行うようになっている。図3において復号画像の静止領域（右側の破線で囲った部分）は参照画像の対応する領域と同一画素である。従って、復号画像のトップフィールドとボトムフィールドとの間に動きがなく静止領域と判断された場合には、この領域が参照する画像の領域も静止領域（図3の左側の破線で囲った部分）と判断することができる。

【0046】また、同様に、フィールド構造の場合には、図5に示すように、静止領域と判断された領域に対応する前フィールドの領域も静止領域と判断する。つまり、図5において復号画像の静止領域（右側の破線で囲った部分）は参照画像の対応する領域と同一画素である。従って、現画像の静止領域と判断された領域が参照する画像の領域も静止領域（図3の左側の破線で囲った部分）と考えることができ、更に、参照画像と現画像との間の画像（1フィールド前の画像）の対応する領域も静止領域（中央の破線で囲った部分）と考えることができる。

【0047】このように、復号画像がIピクチャである場合でも、このIピクチャの領域を参照画像とする画像の領域が静止領域であるか否かによって、Iピクチャの領域が静止領域であるか動領域であるかを判断することができる。

【0048】次に、このように構成された実施の形態の動作について図7の説明図を参照して説明する。図7は図1中の順次走査変換回路5の動作を示している。図7（a）はフレーム構造の状態符号化した場合におけるトップフィールドの補間を示し、図7（b）はフレーム構造の状態符号化した場合におけるボトムフィールドの補間を示し、図7（c）はフィールド構造の状態符号化した場合における補間を示している。

【0049】入力端子1には、放送波又は蓄積メディア等からのMPEG 2信号が入力される。このMPEG 2信号はMPEGデコード回路2のデコード部3に供給される。デコード部3は、可変長復号化処理、逆量子化処理及び逆DCT処理によって、MPEG 2信号を復号化する。Iピクチャについては、逆DCT回路15の出力はそのまま参照、表示メモリ4に格納されて、出力端子12を介して出力される。

【0050】P、Bピクチャについては、参照、表示メモリ4に格納されている画像は参照画像として用いられる。動き補償予測回路17は可変長復号化処理によって得た動きベクトルに基づいて、参照画像を動き補償する。動き補償された参照画像と逆DCT処理後の出力とを加算器16によって加算処理することで元の画像が復元される。参照、表示メモリ4に格納された画像データは出力端子12を介して順次走査変換回路5に供給される。

【0051】一方、デコード部3は、動き補償予測符号化時の画像構造、動きベクトル及び予測モード等の符号化時の情報と動き補償予測後の予測誤差の自乗和又は絶

対値和の情報を変換方法判定回路7及び動きベクトル保持メモリ6に出力する。動きベクトル保持メモリ6は動きベクトルを1フィールド期間遅延させて変換方法判定回路7に出力する。

【0052】いま、MPEG2信号がプログレッシブ画像をフレーム構造のまま符号化されて得られたものであるものとする。この場合には、変換方法判定回路7は、復号しているマクロブロックに対してフィールド間補間を指定するための“1”を変換方法記憶メモリ8に書込む。変換方法記憶メモリ8は、マクロブロック毎の領域を有し、変換方法判定回路7の出力を復号マクロブロック毎に記憶する。変換方法記憶メモリ8は、変換方法判定回路7で判定されたマクロブロックが参照、表示メモリ4から読出され順次走査変換回路5に供給されて順次走査変換されるタイミングで、記憶している判定結果を順次走査変換回路5に出力するようになっている。

【0053】また、MPEG2信号がフレーム構造の状態では符号化されているものとする。MPEG2信号がフレーム予測されている場合には、変換方法判定回路7は、動きベクトルが0であるか否かによって復号マクロブロックが静止領域であるか否かを判断する。図3の破線で囲った部分については、変換方法判定回路7は静止領域と判定して、“1”を変換方法記憶メモリ8に書込む。

【0054】いま、変換方法判定回路7によって、図3の復号画像のうち破線で囲った部分が静止領域で他の部分が動領域と判定されたものとする。この復号画像は参照、表示メモリ4に供給されて保持される。参照、表示メモリ4に格納されたインターレース構造の復号画像は順次走査変換回路5に供給される。

【0055】順次走査変換回路5は1フレーム分のメモリを有しており、図3の復号画像の画像データを記憶する。順次走査変換回路5は、図7(a)に示すように、破線で囲った静止領域については、表示フィールドがトップフィールドである場合には、ボトムフィールドの画像データを用いて補間を行う。また、順次走査変換回路5は、表示フィールドがボトムフィールドである場合には、図7(b)に示すように、破線で囲った静止領域については、トップフィールドの画素を用いて補間を行う。図7(a)の斜線で示す画素a、bはボトムフィールドの画素a、bが用いられて補間されたことを示し、図7(b)の斜線で示す画素a、bはトップフィールドの画素a、bが用いられて補間されたことを示している。

【0056】また、順次走査変換回路5は、動領域については、図7(a)、(b)の×印に示すように、上下の画素を用いて補間を行う。例えば、図7(a)において、動領域の画素A、B間の画素については、画素A、Bの画素値の和を $1/2$ にして画素値を求める。また、図7(b)において、静止領域の画素Dと動領域の画素

Eとの間の画素については、画素D、Eの画素値の和を $1/2$ にして画素値を求める。順次走査変換回路5は、補間によって作成した順次走査信号を出力端子9を介して出力する。

【0057】また、図4に示すように、フレーム構造の状態ではフィールド予測を用いて符号化を行った場合でも、復号画像のトップ及びボトムフィールドが夫々参照画像のトップ及びボトムフィールドを用いて予測符号化したものであり、且つ、トップ及びボトムフィールドの動きベクトルがいずれも0である場合には、変換方法判定回路7は静止領域と判断し、この静止領域についてはフィールド間補間が行われる。

【0058】次に、MPEG2信号がフィールド構造の状態では符号化されているものとする。この場合には、変換方法判定回路7は、動きベクトル保持メモリ6から前フィールドの動きベクトルの情報を読出す。変換方法判定回路7は、フィールド予測が行われている場合には、図5に示すように、1つ前のフィールド及び現フィールドの動きベクトルが0で、参照フィールドとこの参照画像を用いて予測された現フィールドとが一致したときには、復号マクロブロックを静止領域であると判定する。また、変換方法判定回路7は、 16×8 フィールド予測が行われている場合には、図6に示すように、画面を上下に分けて対応する動きベクトルに基づいて静止領域と動領域とを判断する。

【0059】参照、表示メモリ4からのインターレース構造の画像信号は順次走査変換回路5に供給される。フィールド構造で符号化が行われた場合には、順次走査変換回路5は、前フィールドの画素値を用いて補間を行う。図7(c)はこの場合の補間方法を示している。変換方法記憶メモリ8から静止領域であることが示された領域(破線で囲った部分)については、図7(c)の斜線の画素に示すように、表示フィールドの1つ前のフィールドの画素値を用いて補間を行う。また、動領域の画素については、図7(c)に示すように、上下の画素値の和の $1/2$ を画素値とする。順次走査変換回路5からは補間によって作成された順次走査信号が出力される。

【0060】次に、IピクチャのMPEG2信号が入力されるものとする。この場合には、変換方法判定回路7は、Iピクチャのマクロブロックを参照画像とする復号マクロブロックが静止領域であるか動領域であるかの判定を行った後に、この復号マクロブロックと同一の判定をIピクチャのマクロブロックについて行って、変換方法記憶メモリ8の対応する領域に書込みを行う。また、フィールド構造で符号化が行われた場合には、変換方法判定回路7は、復号マクロブロックの1フィールド前の対応するマクロブロックに対しては、復号マクロブロックと同一の判定を行う。従って、Iピクチャのマクロブロックであっても、静止領域と動領域とを判定することができる。

【0061】このように、本実施の形態においては、符号化時の画像構造、動きベクトル及び予測モード等の符号化時の情報に基づいて、復号マクロブロックが静止領域であるか動領域であるかを判定しており、静止領域においてはフィールド間補間を用い、動領域においてはフィールド内補間を用いて、インターレース信号を順次走査信号に変換している。符号化時の情報に基づいて静止領域であるか動領域であるかの判定を行い、この判定結果に基づいてフィールド間補間とフィールド内補間との補間方法の切り換えを行っており、この切り換えのために動き検出回路及びフレームメモリ等を設ける必要はない。変換方法判定回路7は極めて簡単な回路で構成することができ、また、判定に必要な動きベクトル保持メモリ6及び変換方法記憶メモリ8の容量はフレームメモリに比して極めて小さいので、装置規模を著しく低減することができる。

【0062】図8は本発明の他の実施の形態を示すブロック図である。図8において図1と同一の構成要素には同一符号を付して説明を省略する。

【0063】図1の実施の形態においては、動領域ではフィールド内補間を用い、静止領域ではフィールド間補間を用いた。しかし、上述したように、フィールド内補間を用いた場合よりも、フィールド間補間を用いた方が垂直解像度を向上させることができる。そこで、本実施の形態においては、動領域と判定された場合でも、フィールド間補間を行うようにしたものである。

【0064】本実施の形態は変換方法判定回路7、変換方法記憶メモリ8及び順次走査変換回路5に代えて、夫々変換方法判定回路21、変換方法記憶メモリ22及び順次走査変換回路23を採用した点が図1の実施の形態と異なる。

【0065】変換方法判定回路21は、図1の変換方法判定回路7と同様の方法によって復号マクロブロックが静止領域であるか動領域であるかを判定する。更に、変換方法判定回路21は、復号マクロブロックが動領域であると判定した場合においても、他フィールドの画素値を用いたフィールド間補間が可能であるか否かについて判定するようになっている。

【0066】即ち、変換方法判定回路21は、垂直方向については、動きベクトルによって $2 \times L \times n$ 画素分の動きが示された場合には、フィールド間補間が可能であるものと判断する。ここで、 L は復号フィールドから参照フィールドまでのフレーム単位の距離を示し、 n は整数である。

【0067】図9乃至図12は変換方法判定回路21の判定方法を説明するための説明図である。図9乃至図12は夫々図3乃至図6に対応しており、フレーム構造の状態ではフレーム予測を用いた符号化を行った場合、フレーム構造の状態ではフィールド予測を用いた符号化を行った場合、フィールド構造の状態ではフィールド予測を用いた

符号化を行った場合、フィールド構造の状態では 16×8 フィールド予測を用いた符号化を行った場合を示している。図9乃至図12において、実線矢印は動きベクトルを示し、破線矢印は補間に用いる画素を示している。なお、図9乃至図12においては、水平方向には動きがないものとして説明する。

【0068】図9はフレーム構造でのフレーム予測による符号化を示している。この場合には、復号フィールドと参照画像との距離 L は1である。従って、垂直方向の動き量が、2, 4, 6, ...画素分であれば、変換方法判定回路21は動領域についても補間可能と判定する。図9は n が2の例を示している。即ち、参照画像に対して復号画像は垂直方向に $2 \times 1 \times 2 = 4$ 画素分だけ動いている。この場合には、図9の破線矢印にて示すように、補間に用いる他のフィールドの画素を動きベクトルに応じて移動させて補間に用いることにより、表示するフィールドの画素を補間することができる。

【0069】変換方法判定回路21は、復号マクロブロックが静止領域であると判定した場合及び動領域であっても動きベクトルによって示される動きが $2 \times L \times n$ 画素分であった場合には、フィールド間補間を指示するための“1”を変換方法記憶メモリ22に出力し、その他の場合にはフィールド内補間を指示するための“0”を変換方法記憶メモリ22に出力するようになっている。また、変換方法判定回路21は、動領域においてフィールド間補間を指示する場合には、動きベクトルの情報も変換方法記憶メモリ22に出力するようになっている。

【0070】図10乃至図12も図9と同様に示しており、いずれも参照画像と復号画像との動きが4画素分である例を示している。図9乃至図12においては、動領域であるがフィールド補間を採用する領域は破線で囲って示してある。

【0071】変換方法記憶メモリ22はマクロブロック毎の領域を有し、変換方法判定回路21の出力を復号マクロブロック毎に記憶し、対応する復号マクロブロックが順次走査変換されるタイミングで、記憶した情報を順次走査変換回路23に出力するようになっている。

【0072】順次走査変換回路23は、変換方法記憶メモリ22から変換方法を示す情報及び動きベクトルが与えられ、参照、表示メモリ4からのインターレース構造の画像信号を指定された変換方法で補間することにより順次走査信号に変換して出力する。順次走査変換回路23は、動領域についてフィールド間補間を行うことが指定された場合には、変換方法記憶メモリ22から与えられる動きベクトルに基づいた画素で補間を行うようになっている。

【0073】また、順次走査変換回路23は、動領域においてフィールド間補間が指定された場合において、水平方向にも動きがあるときには、動きベクトルの水平方向成分に基づいて補間に用いる画素を決定する。更に、動

きベクトルの水平方向成分から求めた位置に対応する画素が存在しない場合には、求めた位置に隣接する2つの画素の平均値を用いて補間を行うようになっている。

【0074】次に、このように構成された実施の形態の動作について図13の説明図を参照して説明する。図13は図8中の順次走査変換回路23の動作を示している。図13(a)はフレーム構造の状態では符号化した場合におけるトップフィールドの補間を示し、図13(b)はフレーム構造の状態では符号化した場合におけるボトムフィールドの補間を示し、図13(c)はフィールド構造の状態では符号化した場合における補間を示し、図13(d)は水平方向に動きがある場合の補間を示している。図13(a)乃至(c)は夫々図7(a)乃至(c)に対応している。

【0075】MPEGデコード回路2による復号化処理は図1と同様である。また、変換方法判定回路21は、図1の変換方法判定回路7と同様に、静止領域と動領域とを判定する。本実施の形態においては、変換方法判定回路21は、動領域のマクロブロックについては、参照画像と復号画像との動きベクトルによって垂直方向の動きが2×L×n画素分であるか否かを判定する。

【0076】例えば、変換方法判定回路21は、図9乃至図12の破線で囲った部分は、垂直方向の1フレーム期間における動きが4画素分であるので、動領域であっても、フィールド間補間を行うものと判定する。変換方法判定回路21は判定結果及び動領域についてフィールド間補間を指示する場合には動きベクトルの情報を変換方法記憶メモリ8に与えて記憶させる。

【0077】順次走査変換回路23は、静止領域及びフィールド内補間が指示された動領域については、図1の順次走査変換回路5と同様の順次走査変換処理を行う。図13(a)、(b)は図9の復号画像に対応しているものとする。順次走査変換回路23には、図13(a)、(b)の破線で囲った領域については、フィールド間補間をすべき指示と動きベクトルとが与えられる。

【0078】表示フィールドがトップフィールドである場合には、図13(a)の実線矢印に示すように、ボトムフィールドの画素を用いて補間を行う。この場合には、順次走査変換回路23は、補間すべき画素、例えば斜線の画素a、bについては、動きベクトル(破線矢印)に基づいて対応するボトムフィールドの画素a、bを求め、これらの画素を用いて補間を行う。

【0079】また、順次走査変換回路23は、動領域であってもフィールド内補間が指定された領域については、図1の実施の形態と同様に、上下の画素を用いて補間を行う(図13(a)の×印)。

【0080】また、同様に、表示フィールドがボトムフィールドである場合には、図13(b)の実線矢印に示すように、トップフィールドの画素を用いて補間を行う。即ち、順次走査変換回路23は、補間すべきボトムフ

ィールドの画素a、bについては、動きベクトル(破線矢印)に基づいて対応するトップフィールドの画素a、bを求め、これらの画素を用いて補間を行う。

【0081】また、フィールド構造で符号化が行われた場合には、図13(c)に示すように、前フィールドの画素を用いて補間が行われる。この場合における補間方法も図13(b)の場合と同様である。

【0082】ところで、順次走査変換回路23は、動き領域についてフィールド間補間が指定された場合において、水平方向に動きがないときには、動きベクトルに基づく垂直位置で同一水平位置の画素を用いて補間を行えばよい。しかし、動きベクトルが水平方向成分を有する場合には、水平方向についても考慮する必要がある。図13(d)はこの場合の補間方法を示している。

【0083】即ち、順次走査変換回路23は、水平方向についても、動きベクトルの水平方向成分を用いて、補間すべき画素、例えば表示フィールドの画素a、bに対応する他のフィールドの画素を決定する。図13(d)の斜線○印の画素は、他のフィールドにおいて動きベクトルの水平方向成分に基づく位置に画素が存在する場合の例を示している。この場合には、他のフィールドの対応する画素a、bを用いて補間を行う。

【0084】一方、図13(d)の×印で示す画素は、他のフィールドの対応する位置に画素がない場合の例を示している。この場合には、順次走査変換回路23は、図13(d)の実線矢印に示すように、動きベクトル水平方向成分によって求められる位置に隣接する2つの画素の平均を用いて補間を行う。

【0085】他の作用は図1の実施の形態と同様である。

【0086】このように、本実施の形態においては、図1の実施の形態と同様の効果を有すると共に、動領域と判定された場合であっても、画質劣化を伴うことなくフィールド間補間を行うことができ、垂直解像度を向上させることができるという効果を有する。

【0087】

【発明の効果】以上説明したように本発明によれば、回路規模を低減することができるという効果を有する。

【図面の簡単な説明】

【図1】本発明に係る順次走査変換装置の一実施の形態を示すブロック図。

【図2】図1中のMPEGデコード回路2の具体的な構成を示すブロック図。

【図3】図1中の変換方法判定回路7の判定方法を説明するための説明図。

【図4】図1中の変換方法判定回路7の判定方法を説明するための説明図。

【図5】図1中の変換方法判定回路7の判定方法を説明するための説明図。

【図6】図1中の変換方法判定回路7の判定方法を説明

するための説明図。

【図7】図1中の順次走査変換回路5の動作を説明するための説明図。

【図8】本発明の他の実施の形態を示すブロック図。

【図9】図8中の変換方法判定回路21の判定方法を説明するための説明図。

【図10】図8中の変換方法判定回路21の判定方法を説明するための説明図。

【図11】図8中の変換方法判定回路21の判定方法を説明するための説明図。

【図12】図8中の変換方法判定回路21の判定方法を説明するための説明図。

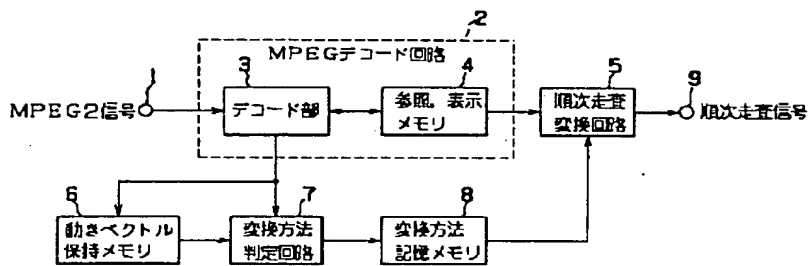
【図13】図8中の順次走査変換回路23の動作を説明するための説明図。

【符号の説明】

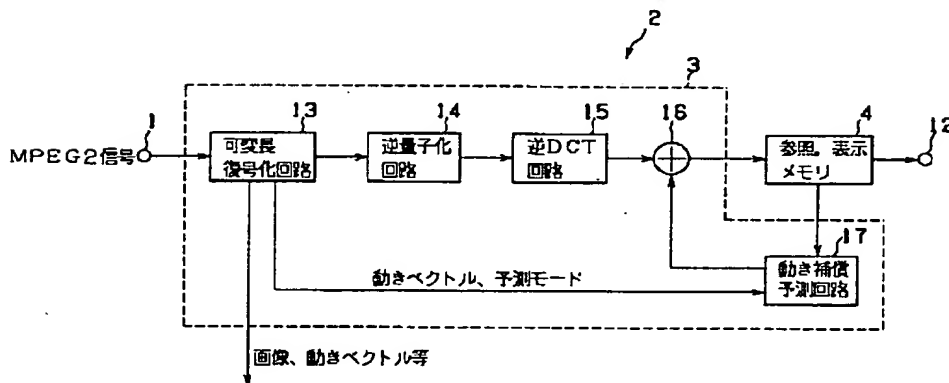
2…MPEGデコード回路、3…デコード部、4…参照、表示メモリ、5…順次走査変換回路、6…動きベクトル保持メモリ、7…変換方法判定回路、8…変換方法記憶メモリ

10

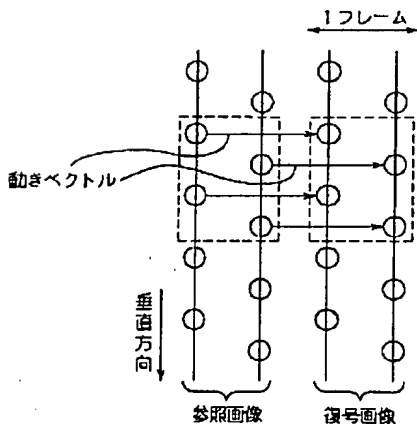
【図1】



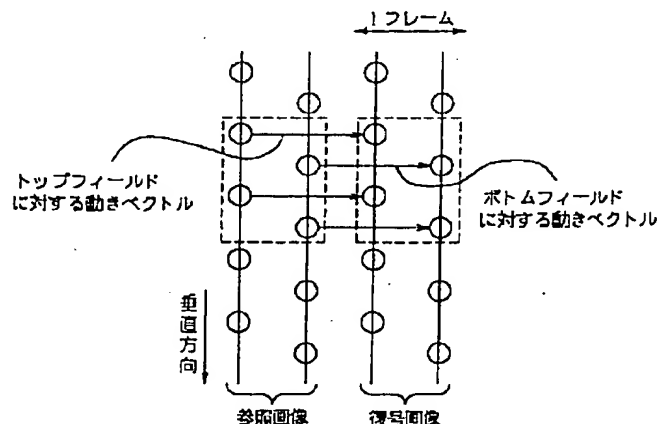
【図2】



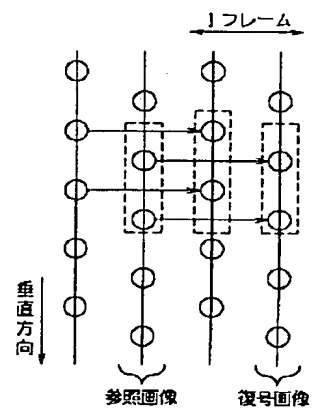
【図3】



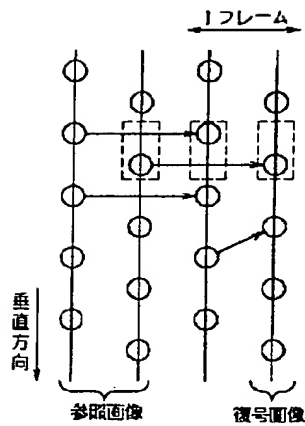
【図4】



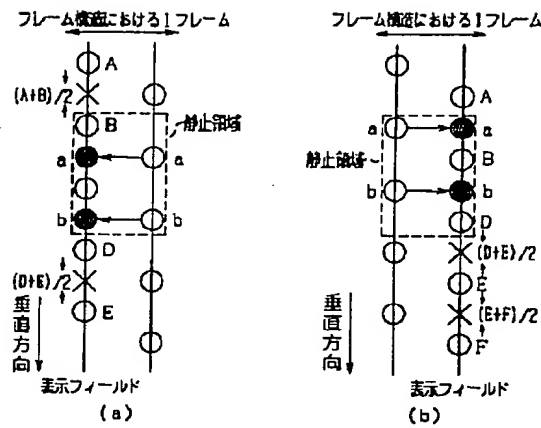
【図5】



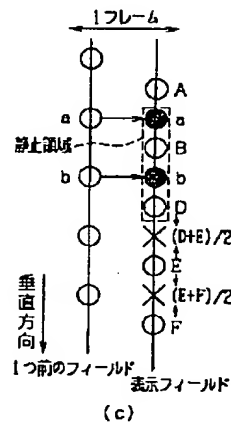
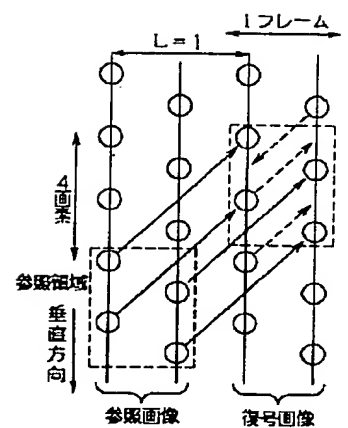
【図 6】



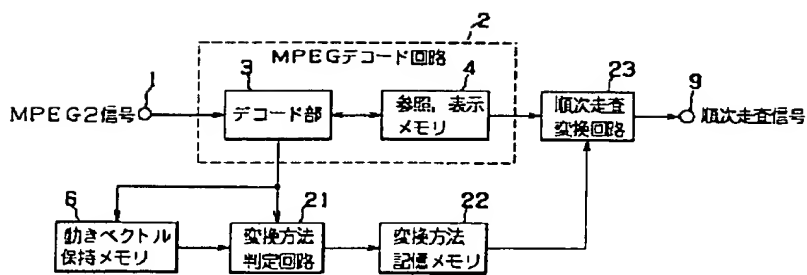
【図 7】



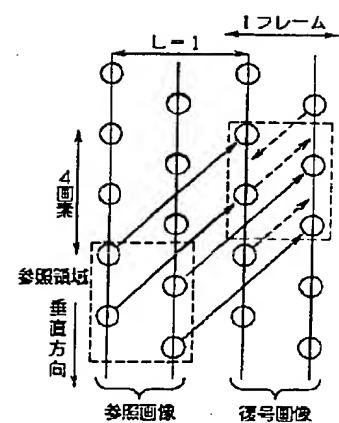
【図 9】



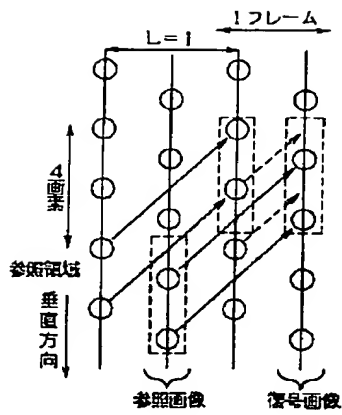
【図 8】



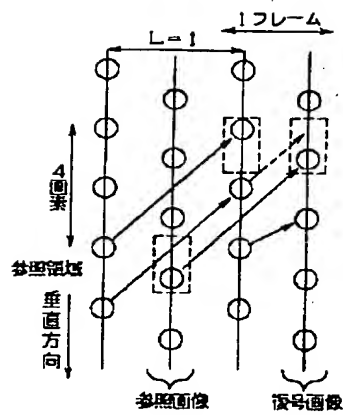
【図 10】



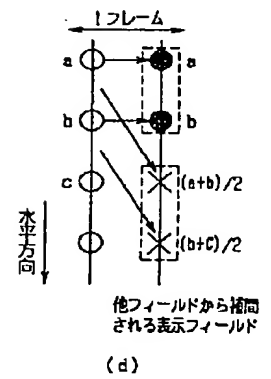
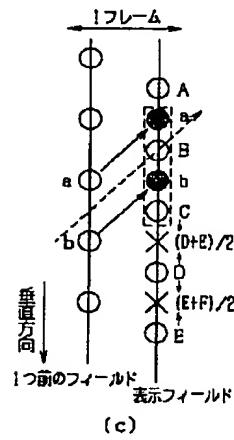
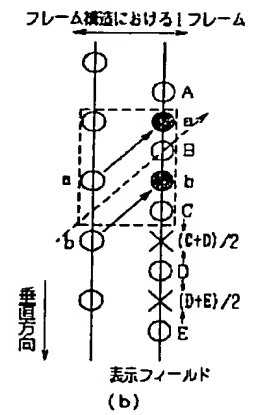
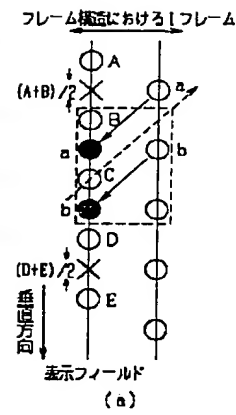
【図11】



【図12】



【図13】



THIS PAGE BLANK (USPTO)